

申請者	学科名	情報システム工学科	職名	准教授	氏名	横川 智教
調査研究課題	モデル検査技術を用いた大規模デジタル回路の設計検証支援環境の開発					
調査研究組織	氏名	所属・職		専門分野	役割分担	
	代表	横川 智教	情報工学部・准教授		ハードウェアシステム検証	モデル抽象化および最適化手法の開発
	分担者	早水 公二	株式会社フォーマルテック・代表取締役		モデル検査の開発応用	モデル検査ツールの適用および評価実験
		井川 直	情報系工学研究科・M2		形式的検証	モデル抽象化・最適化モジュールの実装
笠原 大和		情報系工学研究科・M2		形式的検証	評価データの整理	
		森光 勇太	情報系工学研究科・M2		形式的検証	Verilogコード読込モジュールの実装
調査研究実績の概要	<p>現在のデジタル回路の動作検証を行う上では、仕様書および設計書からランダムに生成したテストパターンを、数ヶ月から半年に渡って実機上で動作させることが必要となる。そのため、十分な信頼性を担保するためには検証に多大な時間を要するうえに、実施したテストパターンが検証すべき性質をどの程度網羅したかの評価が困難である。</p> <p>我々は、この問題を解決するため、自動かつ網羅的検証が可能なモデル検査技術の導入を目的とした研究開発を行ってきた。これまでの成果として、デジタル回路の実装言語の一つであるVerilog-HDLで記述された論理回路を対象として、モデル検査ツールNuSMVの入力記述を自動生成するための手法を開発している。開発現場への導入および普及のために残された課題は、提案した枠組みを使いやすいツールとして実装することである。</p> <p>そこで本研究では、Verilog-HDLによる論理回路記述を検査用のモデルへと変換し、モデル検査ツールNuSMVで検証を行う一連の枠組みを完全に自動的に実行可能な開発環境を実装する。また、効率的に大規模なデジタル回路の設計・開発を行うために、検証時間の短縮を目的とした、検査用モデルの抽象化・最適化手法も併せて実装する。</p> <p>本研究の目的を達成するため、本年度は以下のテーマに関して研究開発を行った。</p> <ol style="list-style-type: none"> 1. Verilog-HDLによる論理回路記述の自動検証環境の開発 2. 有界モデル検査を用いた大規模デジタルシステムの検証の高速化 3. NuSMVを用いた状態遷移システムの効率的なテスト手法の開発 					
（地域貢献への反映を踏まえて記述のこと）						

<p>調査研究実績の概要</p> <p>地域貢献への反映を踏まえて記述のこと</p>	<p>1. Verilog-HDLによる論理回路記述の自動検証環境の開発</p> <p>本研究で提案する、モデル検査に基づく大規模デジタル回路設計の検証支援環境を実現するため、Verilog-HDLによる論理回路記述を読み込み、NuSMVの検査用モデルと自動生成する機能、ならびに検査用モデルの抽象化・最適化を行う機能をツールとして実装した。その成果について、LSIとシステムのワークショップ2016にてポスター発表を行った[1].</p> <p>[1] 森光勇太, 横川智教, 近藤真史, 宮崎仁, 佐藤洋一郎, 有本和民, 吉田則裕, “Verilogコードの自動検証環境の開発”, <i>LSIとシステムのワークショップ2016 ポスターセッション</i>, 2016.</p> <p>2. 有界モデル検査を用いた大規模デジタルシステムの検証の高速化</p> <p>本研究で提案する、モデル検査に基づく大規模デジタル回路設計の検証支援環境を実現するため、SATソルバを用いた高速なモデル検査技術である有界モデル検査のデジタル回路検証への適用について検討を行った。その成果として、回路設計記述の論理式表現に差分論理を用いることにより処理の高速化を実現した[2][3]。さらに、非有界モデル検査への拡張についても示した[4].</p> <p>[2] 井川直, 横川智教, 佐藤洋一郎, 有本和民, “差分論理表現に基づく時間ペトリネットの有界モデル検査の高速化”, <i>ソフトウェアエンジニアリングシンポジウム2016 (SES2016) 併設ワークショップ“形式手法—導入推進のためのアプローチ—</i>”, 2016.</p> <p>[3] 井川直, 横川智教, 宮崎仁, 近藤真史, 佐藤洋一郎, 有本和民, “有界モデル検査の高速化を指向した差分論理に基づく時間ペトリネットの論理式表現”, <i>信学技報</i>, vol.116, no.425, pp.59-64, 2017.</p> <p>[4] 井川直, 横川智教, 佐藤洋一郎, 有本和民, “時間ペトリネットを対象とした非有界モデル検査の高速化に関する検討”, <i>ウィンターワークショップ2017・イン・飛騨高山“形式手法—効果的な活用に向けて—</i>”, 2017.</p> <p>3. NuSMVを用いた状態遷移システムの効率的なテスト手法の開発</p> <p>本研究で提案する、NuSMVを用いた大規模デジタル回路設計の検証技術を応用して、テストケースを自動生成するための手法についても研究開発を行った。その成果として、状態遷移図で記述されたソフトウェアシステムに対して、NuSMVを用いることで効率的なテストケースの生成が可能であることを示した[5].</p> <p>[5] 笠原大和, 横川智教, 佐藤洋一郎, 有本和民, “モデル検査を用いたWebアプリケーションのテストケース生成”, <i>信学技報DC2016-26</i>, vol.116, no.278, pp.37-42, Oct.2016.</p>
<p>成果資料目録</p>	<p>1. 井川直, 横川智教, 宮崎仁, 近藤真史, 佐藤洋一郎, 有本和民, “有界モデル検査の高速化を指向した差分論理に基づく時間ペトリネットの論理式表現”, <i>信学技報</i>, vol.116, no.425, pp.59-64, 2017.</p> <p>2. 笠原大和, 横川智教, 佐藤洋一郎, 有本和民, “モデル検査を用いたWebアプリケーションのテストケース生成”, <i>信学技報DC2016-26</i>, vol.116, no.278, pp.37-42, Oct.2016.</p>